

# 《存储器的基本知识与应用》

出品：北京智芯融科技有限公司

主讲：智芯融团队

实验平台：智芯融系列FPGA开发板

淘宝店铺：<https://shop296232497.taobao.com/>

官方网站：<http://www.icfusion.cn/>



1

存储器简介

2

ROM 及PROM 的基本知识

3

EEPROM的基本知识及其应用



### 1. 简介:

存储器是用来存储程序和各種数据信息的记忆部件。在数字电路中是时序逻辑电路的一种。按存储器的使用类型可分为只读存储器(ROM)和随机存取存储器(RAM)。

#### 只读存储器:

是一种掉电非丢失的存储器,如CD-ROM, 计算机硬盘, SSD硬盘, U盘, MASK ROM, PROM, EPROM, EEPROM, FLASH—EPROM芯片等。主要用途存储非易失性数据或指令。最早的只读存储器确实是只能读取,不能写入,如MASK ROM, CD-ROM等,但随着技术的发展逐渐出现可以写入的只读存储器。但是和随机存取的存储器很是有明显的区别。其特点:

(1) 存储信息掉电不丢失 (2) 在写入时通常需要特殊的手段或技术,如需要一定高电压配合(12V或25V等),通常这种方法又称为编程 (3) 信息擦除(erase),即在编程前需要首先对整个芯片或芯片的某一部分进行擦除。

#### 随机存取存储器:

是一种可以随机读取或写入的存储器,即既可以读取也可以随时更改存取器的内容。典型的有RAM, SRAM, SSRAM, SUPER-SRAM, SDRAM, DDR-SDRAM, DDR2-SDRAM, DDR3-SDRAM, DDR4-SDRAM, DDR5-SDRAM 等。主要用途用于可以随时可以更改的数据,或者为了提高系统速度将指令放在RAM中运行,如计算机内存,计算机显存等。随机存取存储器的特点:(1) 读写容易,可以随意切换读写过程(2) 掉电信息丢失。因次在计算机系统中一般有硬盘和内存两种存储器,硬盘是掉电不丢失系统,但读写过程复杂,速度慢。而内存是随机存取存储器,可以随意读写,但掉电后信息丢失,所以在计算机关机前都是把有用的信息存储到硬盘上。

本课程将对不同的存储类型及主流的芯片原理、容量、接口、时序及使用中注意的事项进行介绍。



## 第二节 ROM 及PROM 的基本知识

## 1. ROM存储器的结构:

掩膜只读存储器(Mask Rom) 的存储结构

在半导体制造中, 许多芯片工艺步骤采用光刻技术, 用于这些步骤的图形“底片”称为掩膜(也称作“掩模”), 其作用是: 在硅片上选定的区域中对一个不透明的图形模板遮盖, 继而下面的腐蚀或扩散将只影响选定的区域以外的区域。光学图像处理中,掩模可以是胶片、滤光片等。数字图像处理中,掩模为二维矩阵数组,有时也用多值图像。

**晶圆:** 晶圆 (wafer)是指制作硅半导体集成电路所用的硅晶片, 其原始材料是硅。高纯度的多晶硅溶解后掺入硅晶体晶种, 然后慢慢拉出, 形成圆柱形的单晶硅。硅晶棒在经过研磨, 抛光, 切片后, 形成硅晶圆片, 也就是晶圆。

目前国内晶圆生产线以 6英寸, 8英寸和 12 英寸为主。

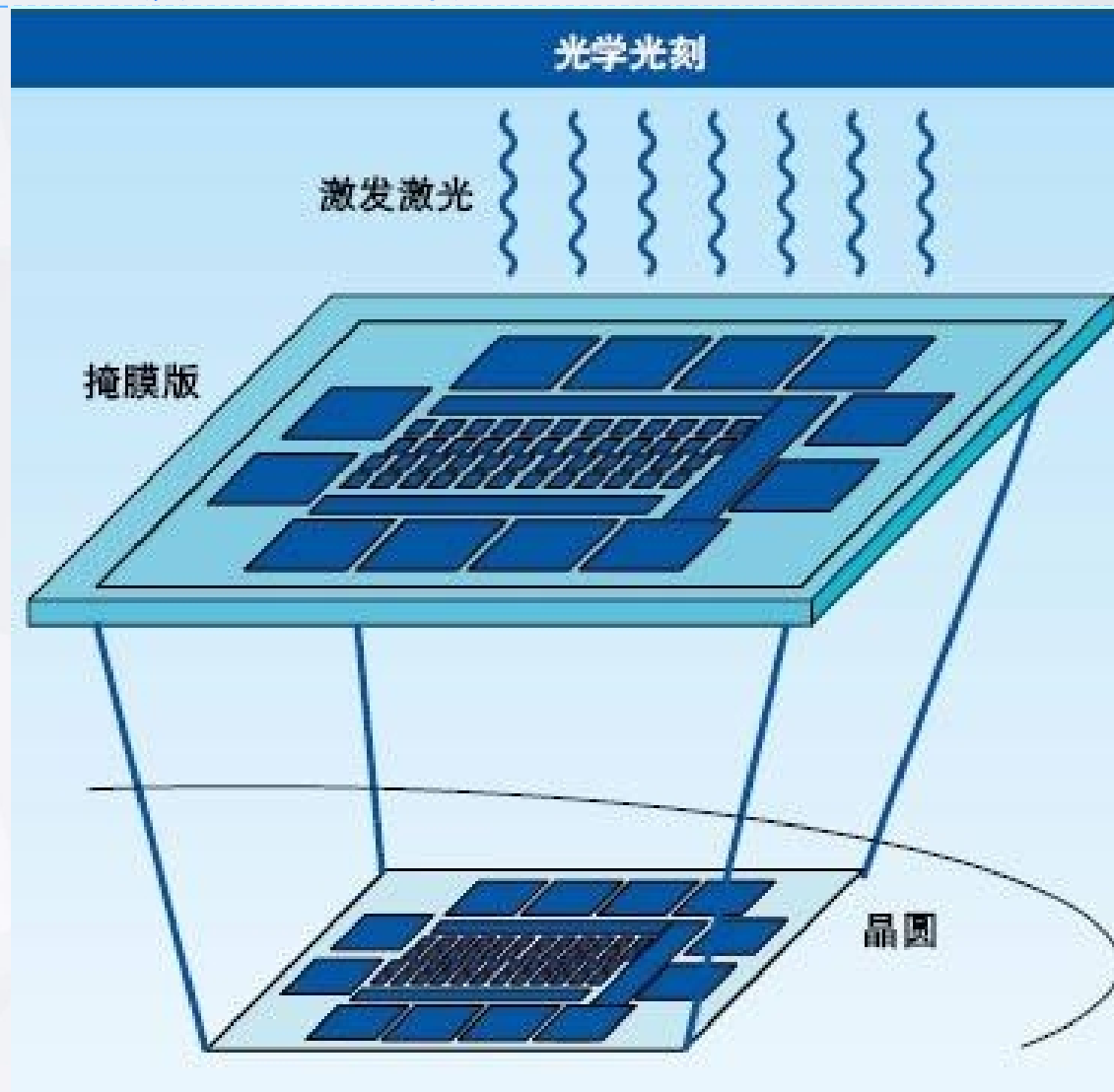


图2-1 光刻示意图

## 2.1 4位只读存储器的结构及原理:

### a.地址输入:

这里只是示意原理, 因此以4位四个存储单元为例进行介绍, 由于只有4个单元(16bits)因此只需2根地址线即可 $A_1, A_0$ 。寻址范围0-3, 也是ROM中的行字数

### b.译码单元:

这里采用2-4译码器, 真值表如表1: 其输出用来选择某一条位线。

### c.数据输出:

$D_3-D_0$ , 决定存储器输出字长。

### d.采用掩膜技术:

二极管掩膜技术。即位线与字线需要连接的就采用掩膜技术形成二极管。

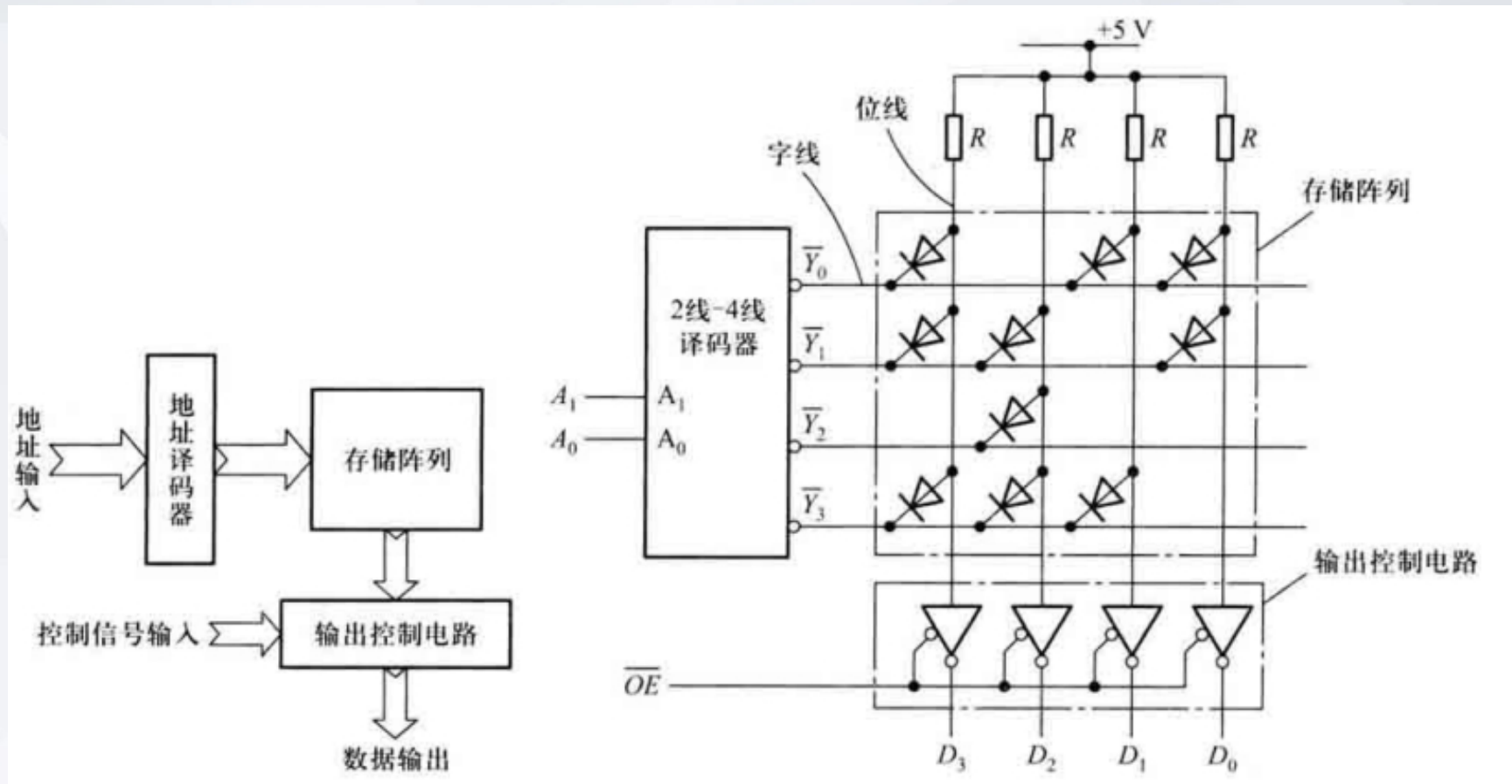


图2-2 MASK ROM的存储结构

## 第二节 ROM 及PROM 的基本知识

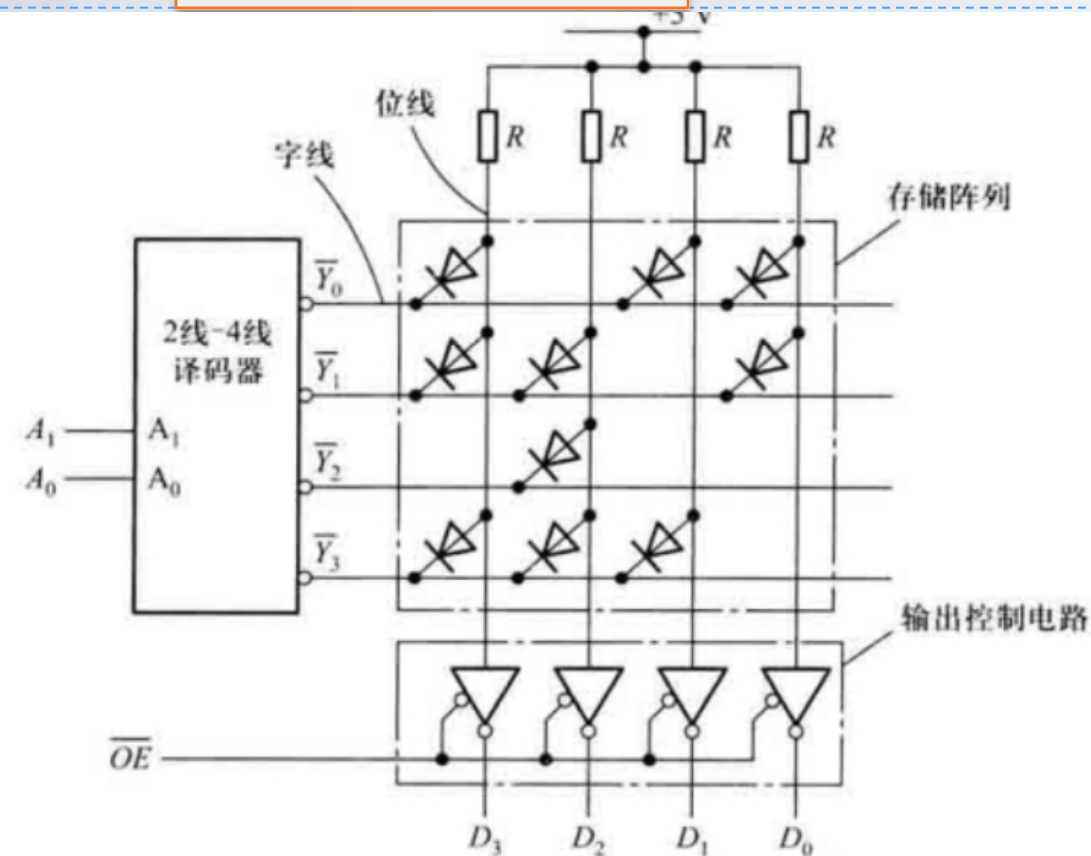


图2-3 MASK ROM的掩膜存储结构

| A1 A0 | $\overline{Y_0}$ | $\overline{Y_1}$ | $\overline{Y_2}$ | $\overline{Y_3}$ | $\overline{OE}=1$ |    |    |    | $\overline{OE}=0$ |    |    |    |
|-------|------------------|------------------|------------------|------------------|-------------------|----|----|----|-------------------|----|----|----|
|       |                  |                  |                  |                  | D3                | D2 | D1 | D0 | D3                | D2 | D1 | D0 |
| 00    | 0                | 1                | 1                | 1                | Z                 | Z  | Z  | Z  | 1                 | 0  | 1  | 1  |
| 01    | 1                | 0                | 1                | 1                | Z                 | Z  | Z  | Z  | 1                 | 1  | 0  | 1  |
| 10    | 1                | 1                | 0                | 1                | Z                 | Z  | Z  | Z  | 0                 | 1  | 0  | 0  |
| 11    | 1                | 1                | 1                | 0                | Z                 | Z  | Z  | Z  | 1                 | 1  | 1  | 0  |

表2-1 MASK ROM译码及输出

课堂练习：完成表2-1 对应图2-3 MASK ROM的掩膜数据存储与译码输出。

思考题：（1）如何进行位扩展？（2）如何进行单元扩展？（3）阅读相关材料，掌握MASK ROM的相关背景知识。

## 2.1.2 MOS管掩膜技术及行列译码

a.采用MOS管掩膜技术

b.采用行列译码的方式。

如图2所示：在对256个单元进行选择时，行译码位4位地址，有16种选择方式。列为16个选择线，最大可以有16位输出。

c.在列输出采用数据选择器。

4位地址输入，将16位的输出线选择一位输出。结合b) 完成256选1的输出。

d.多位输出可以采用并联的方式。

如256x8的译码输出，只要八个单元并列输出即可。

e.采用行列输出的方式可以减少数据译码电路的逻辑。

如果直接采用256x1位的ROM需要256个8输入的与非门外加16个反相器。而采用二维结构，4线-16线行译码需要16个4输入与门和8个反相器。16-1的数据选择器需要16个5输入与门，一个16输入或门和8个反相器。可见二维的译码结构，大大减少了译码电路的规模。

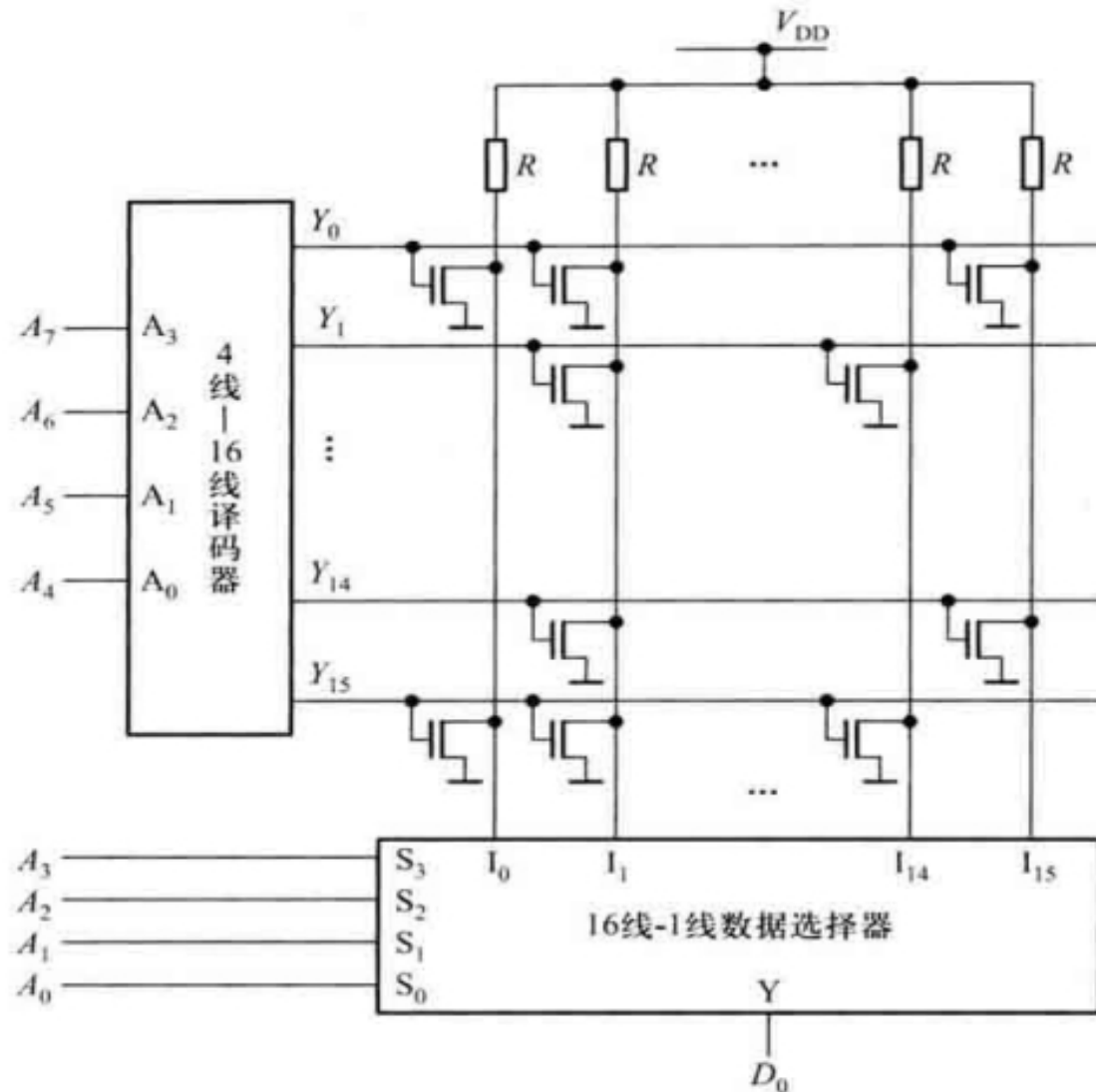


图2-4 MOS管掩膜ROM

## 第二节 ROM 及PROM 的基本知识

## 2.1.3 PROM的结构与原理

## 1. EPROM 的结构与原理

EPROM是采用浮栅技术生产的可编程存储器，它的存储单元采用N沟道叠栅SIMOS管（SLICON-MOS），其结构及符号如图2-5所示。除控制栅外，还有一个无外引线的栅极称为浮栅。当浮栅上无电荷时，给控制栅（接在行选择线上）加上控制电压，MOS管导通；而当浮栅上带有负电荷时，则衬底表面感应的是正电荷，使得MOS管的开启电压变高，如图2-6所示，如果给控制栅加上同样的控制电压，MOS管仍处于截止状态。由此可见，SIMOS管可以利用浮栅是否积累有负电荷来存储二值数据。

Source--源极

Drain --漏极

Base --栅极

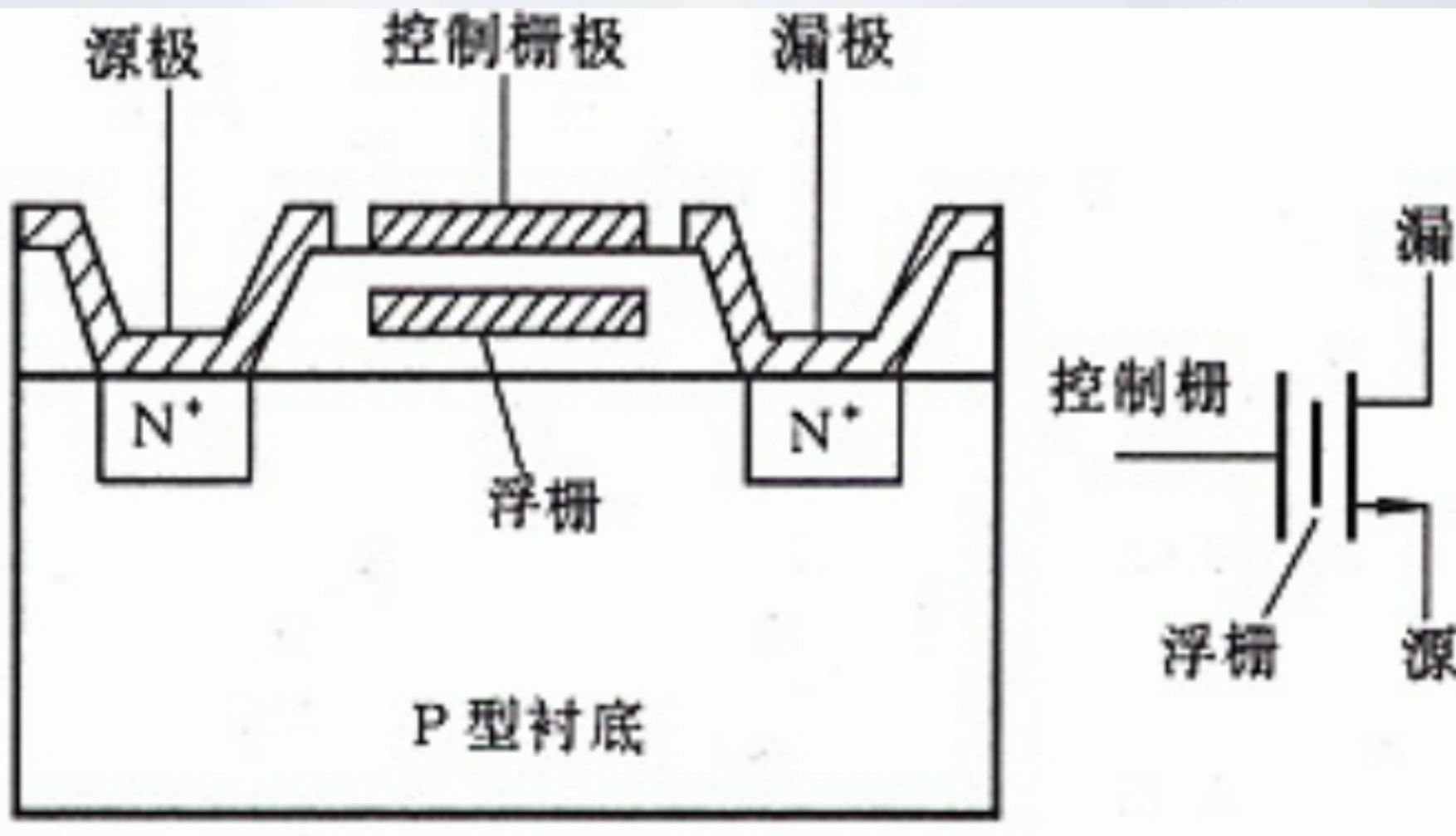


图2-5 SIMOS EPROM的单元

## 第二节 ROM 及 PROM 的基本知识

## • 2.2.3.1 EPROM 的烧写与擦除

在写入数据前，浮栅是不带电的，要使浮栅带负电荷，必须在SIMOS管的漏、栅极加上足够高的电压（如25V），使漏极及衬底之间的PN结反向击穿，产生大量的高能电子。这些电子穿过很薄的氧化绝缘层堆积在浮栅上，从而使浮栅带有负电荷。当移去外加电压后，浮栅上的电子没有放电回路，能够长期保存。当用紫外线或X射线照射时，浮栅上的电子形成光电流而泄放，从而恢复写入前的状态。照射一般需要15至20分钟。为了便于照射擦除，芯片的封装外壳装有透明的石英盖板。EPROM的擦除为一次性全部擦除，数据写入需要通用或专用的编程器。

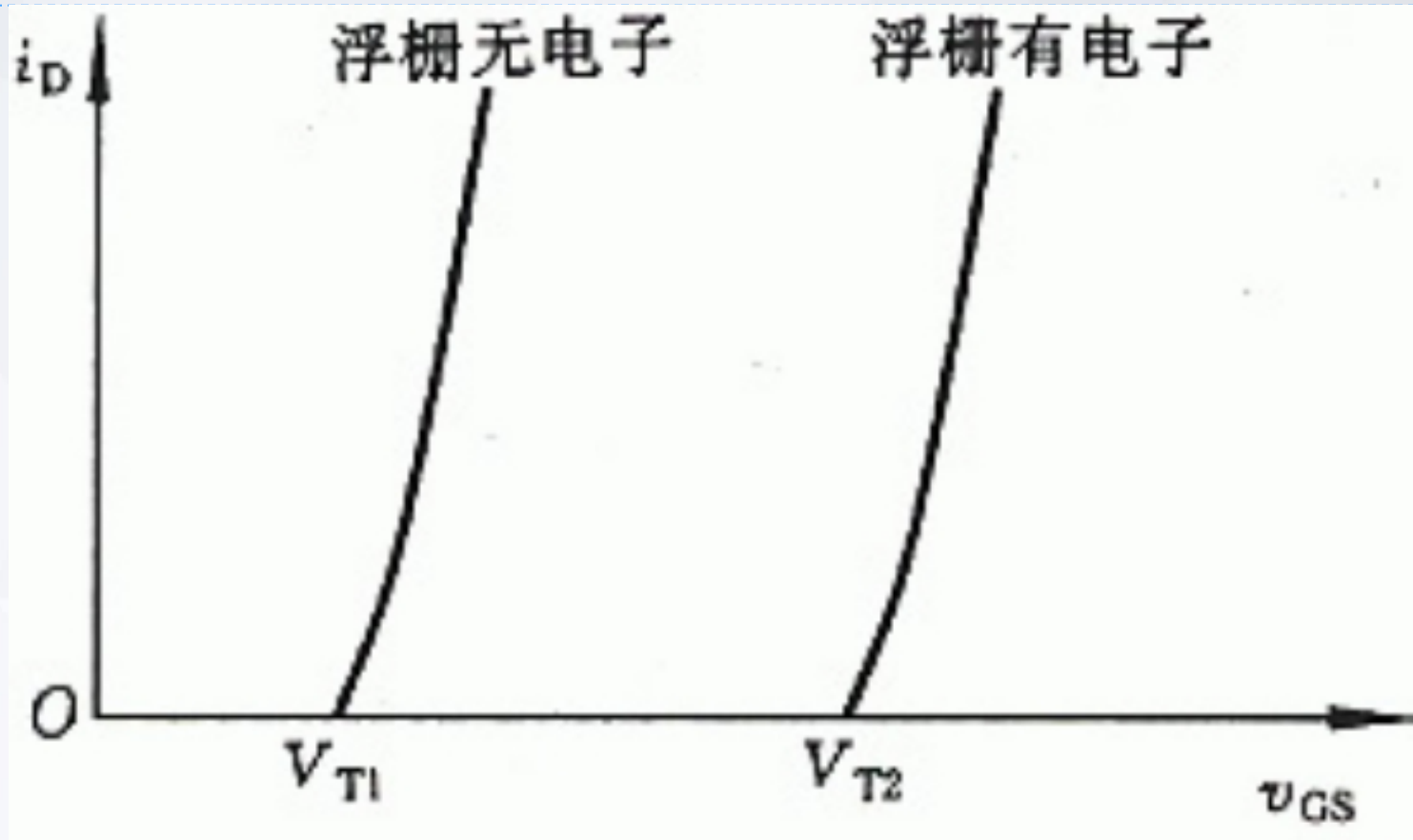


图2-6 栅源极电压改变

## 第二节 ROM 及PROM 的基本知识

## 2.2.3.1 EPROM的烧写与擦除

EPROM存储器在编程器一般都会进行擦除结果校验，确保整个芯片完全擦除后才能烧写。

EPROM的优缺点：

## 1. 优点：

- 1) 程序员可以自己烧写程序，摆脱了程序员依赖PROM生产厂家定制程序。
- 2) 从计算机机房走向工业应用。

## 2. 缺点：

- 1) 需要价格昂贵的专门擦除设备
- 2) 擦除时间长
- 3) 编程前需要验证擦除的有效性
- 4) 编程后需要密封防护，防止日光照射，使程序丢失

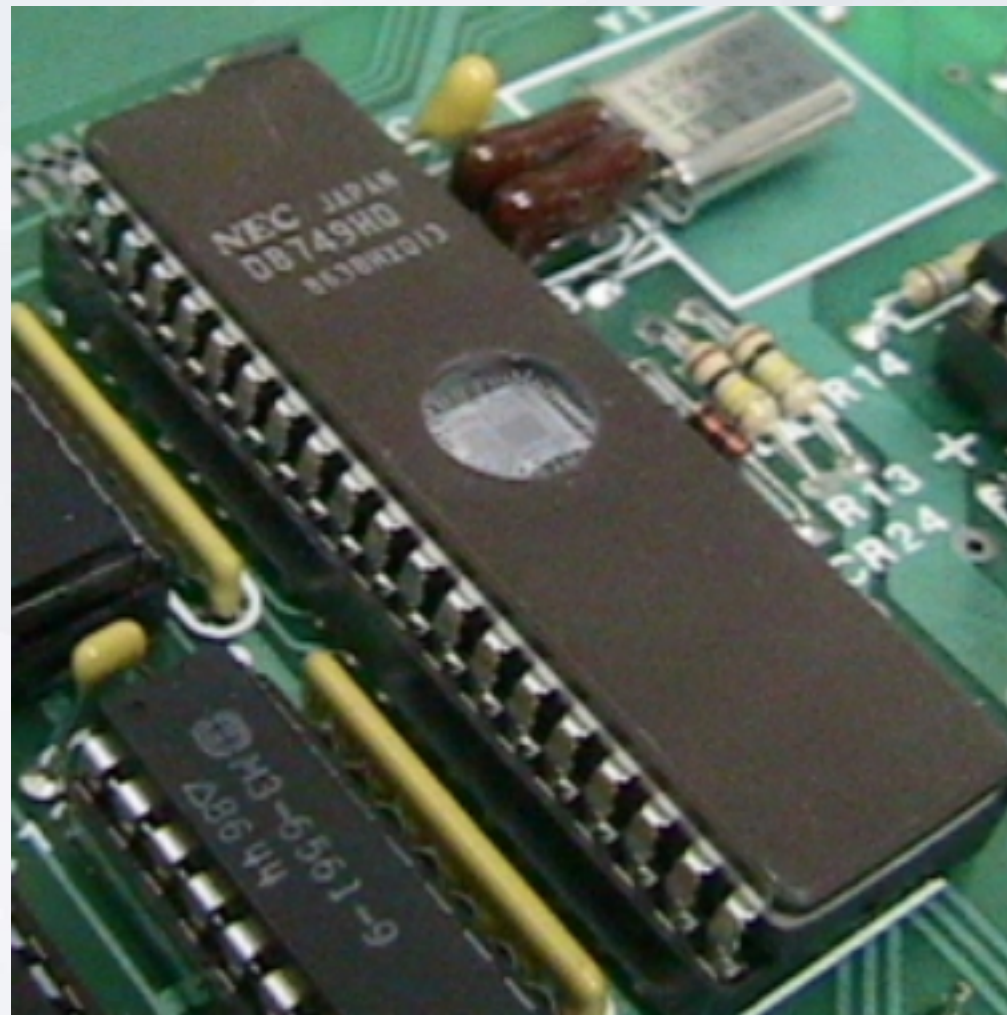


图2-7 紫外线擦除EPROM的外观示意图

## 第二节 ROM 及PROM 的基本知识

表2-2 列出了EPROM的系列产品，其中有三个特点

1. 随着时间的推移，芯片的容量越来越大
2. 由PMOS到NMOS，再到CMOS的转换
3. 功耗和成本逐渐降低
4. 使用越来越广泛，尤其在MCS-51单片机被广泛使用后，EPROM作为当时主要的外部程序和数据存储器。
5. 目前已经逐渐被EEPROM和FLASH EPROM所取代。
6. 思考题：如何利用EPROM实现7段数码管译码？

| EPROM Type                 | Year | Size — bits | Size — bytes | Length (hex) | Last address (hex) | Technology |
|----------------------------|------|-------------|--------------|--------------|--------------------|------------|
| 1702, 1702A                | 1971 | 2 Kbit      | 256          | 100          | FF                 | PMOS       |
| 2704                       | 1975 | 4 Kbit      | 512          | 200          | 1FF                | NMOS       |
| 2708                       | 1975 | 8 Kbit      | 1 KB         | 400          | 3FF                | NMOS       |
| 2716, 27C16, TMS2716, 2516 | 1977 | 16 Kbit     | 2 KB         | 800          | 7FF                | NMOS/CMOS  |
| 2732, 27C32, 2532          | 1979 | 32 Kbit     | 4 KB         | 1000         | FFF                | NMOS/CMOS  |
| 2764, 27C64, 2564          |      | 64 Kbit     | 8 KB         | 2000         | 1FFF               | NMOS/CMOS  |
| 27128, 27C128              |      | 128 Kbit    | 16 KB        | 4000         | 3FFF               | NMOS/CMOS  |
| 27256, 27C256              |      | 256 Kbit    | 32 KB        | 8000         | 7FFF               | NMOS/CMOS  |
| 27512, 27C512              |      | 512 Kbit    | 64 KB        | 10000        | FFFF               | NMOS/CMOS  |
| 27C010, 27C100             |      | 1 Mbit      | 128 KB       | 20000        | 1FFFF              | CMOS       |
| 27C020                     |      | 2 Mbit      | 256 KB       | 40000        | 3FFFF              | CMOS       |
| 27C040, 27C400, 27C4001    |      | 4 Mbit      | 512 KB       | 80000        | 7FFFF              | CMOS       |
| 27C080                     |      | 8 Mbit      | 1 MB         | 100000       | FFFFFF             | CMOS       |
| 27C160                     |      | 16 Mbit     | 2 MB         | 200000       | 1FFFFFF            | CMOS       |
| 27C320, 27C322             |      | 32 Mbit     | 4 MB         | 400000       | 3FFFFFF            | CMOS       |

表2-2 EPROM系列产品

## 第三节 EEPROM的基本知识及其应用

## 3. E2PROM

## 3.1 E2PROM的结构和工作原理

E2PROM也是采用浮栅技术生产的可编程存储器，构成存储单元的MOS管的结构如图3-1所示。它与叠栅MOS管的不同之处在于浮栅延长区与漏区之间的交叠处有一个厚度约为80埃的薄绝缘层，当漏极接地，控制栅加上足够高的电压时，交叠区将产生一个很强的电场，在强电场的作用下，电子通过绝缘层到达浮栅，使浮栅带负电荷。这一现象称为“隧道效应”，因此，该MOS管也称为隧道MOS管。相反，当控制栅接地，漏极加一正电压，则产生与上述相反的过程，即浮栅放电。与SIMOS管相比，隧道MOS管也是利用浮栅是否积累有负电荷来存储二值数据的，不同的是隧道MOS管是利用电擦除的，并且擦除的速度要快得多。

E2PROM电擦除的过程就是改写过程，它是以字为单位进行的。E2PROM具有ROM的非易失性，又具备类似RAM的功能，可以随时改写（可重复擦写100万次）。目前，大多数E2PROM芯片内部都备有升压电路。因此，只需提供单电源供电，便可进行读、擦除/写操作，为数字系统的设计和在线调试提供了极大的方便。

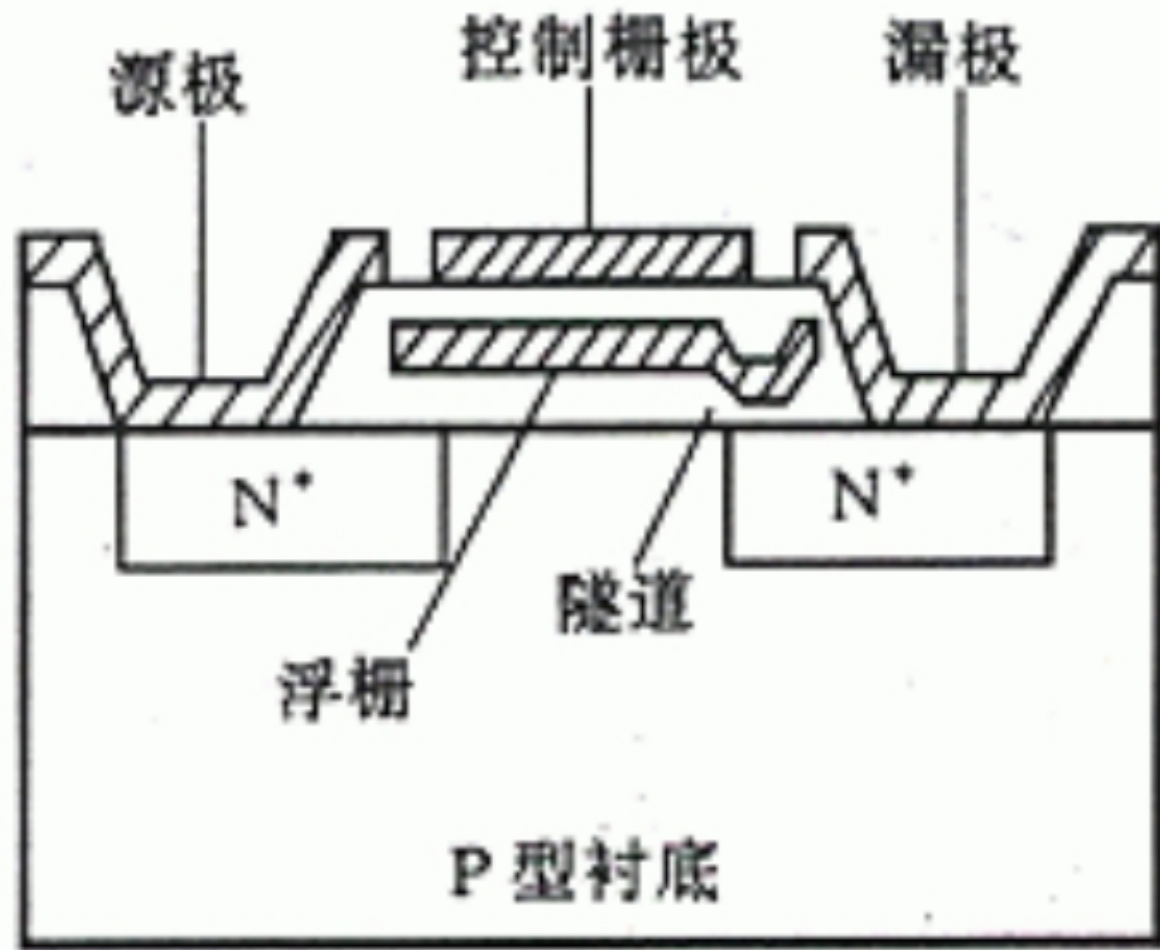


图3-1 EEPROM 存储单元结构

### 3.2 I2C接口的E2PROM

目前E2PROM的接口主要有两种，分别为I2C接口和SPI接口。图3-2，图3-3分别是512K I2C接口的串行EEPROM24LC512。

其中“L”表示低电压系列，一般指供电电压3.3V。

A0,A1,A2是EEPROM的器件地址选择线，主要用于芯片的扩展，000表示器件地址为0，001表示器件地址为1，最多可以扩展8个芯片。因次在读写命令时应注意芯片的命令地址与外部地址的匹配。

SCL, SDA为漏极开路的I2C接口，因次在使用时需外接上拉电阻。一般外接4.7K，如果扩展的芯片较多，可以外接3.3k或2.2K提高上拉效果。

(\*上拉电阻，一般指电阻越小上拉能力越强，因次经常会说小电阻的上拉为强上拉，高阻值的上拉电阻为弱上拉)

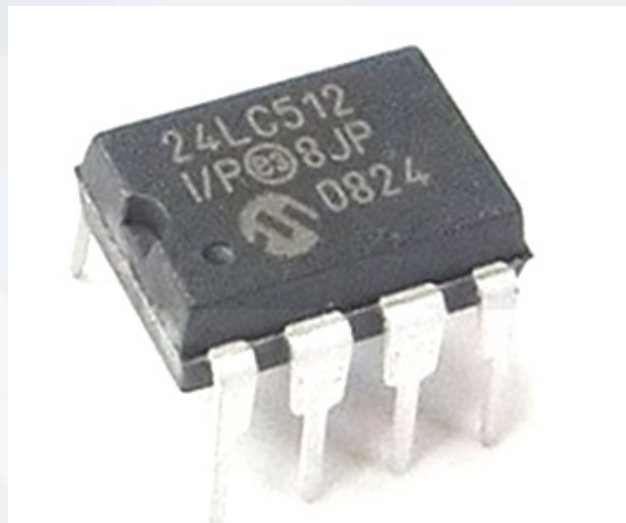


图3-2 I2C EEPROM芯片示意图

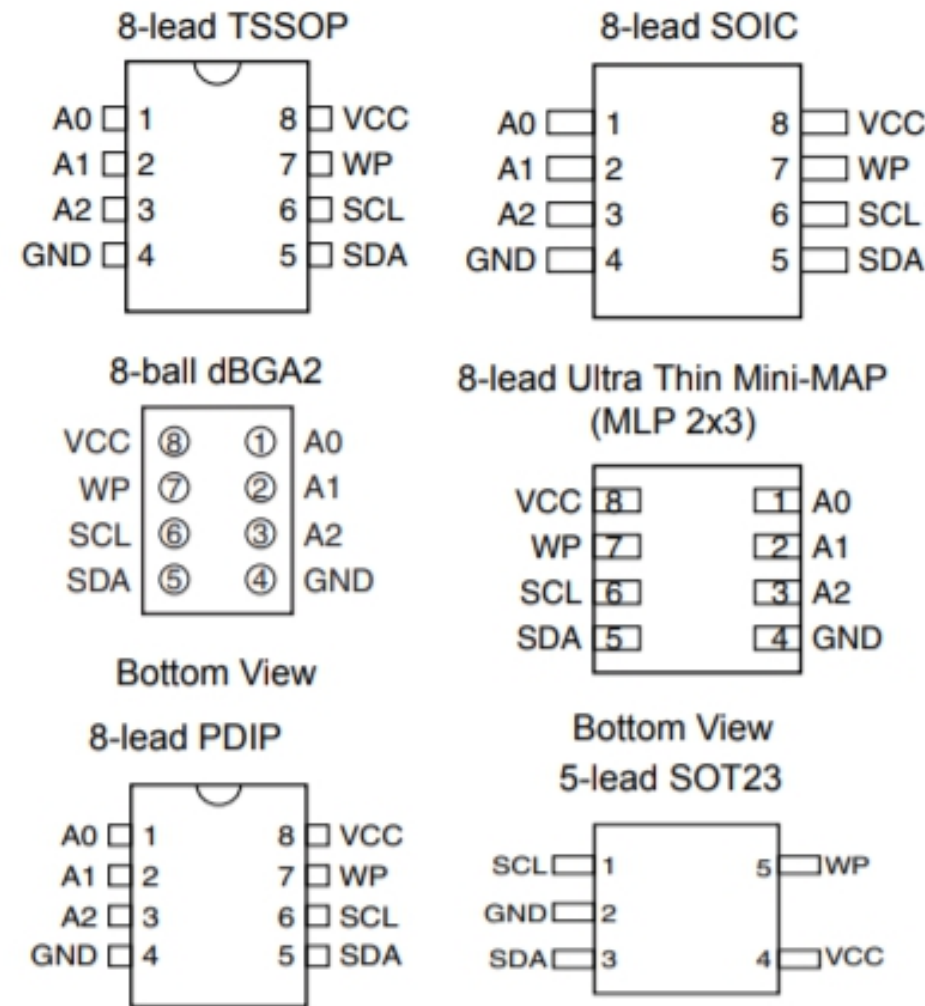


图3-3 I2C 串行EEPROM管脚示意图

## 第三节 EEPROM的基本知识及其应用

## 1. I2C接口的硬件电路设计:

如右图3-4所示, 左边为FPGA/MCU, 右边为I2C接口的EEPROM, GPIO0-GPIO2用于芯片的扩展时选择对应的芯片, 当有多个芯片通过I2C接口并联使用时, 只有外部地址与I2C的读写地址匹配时, 芯片才会应答, 否则不应答。这样就可以把当前的读写使用权释放给其它芯片。

## 2. I2C基本知识:

1) I2C总线在硬件连接上非常简单, 是2线制的互联系统; 时钟线为SCL, 数据线为SDA。

2) I2C总线的读写速度分为: 标准模式100K, 快速模式400K, 高速模式1M, 超高速模式3.4M。因此在使用I2C总线时应注意对应芯片I2C接口对应的速度等级。

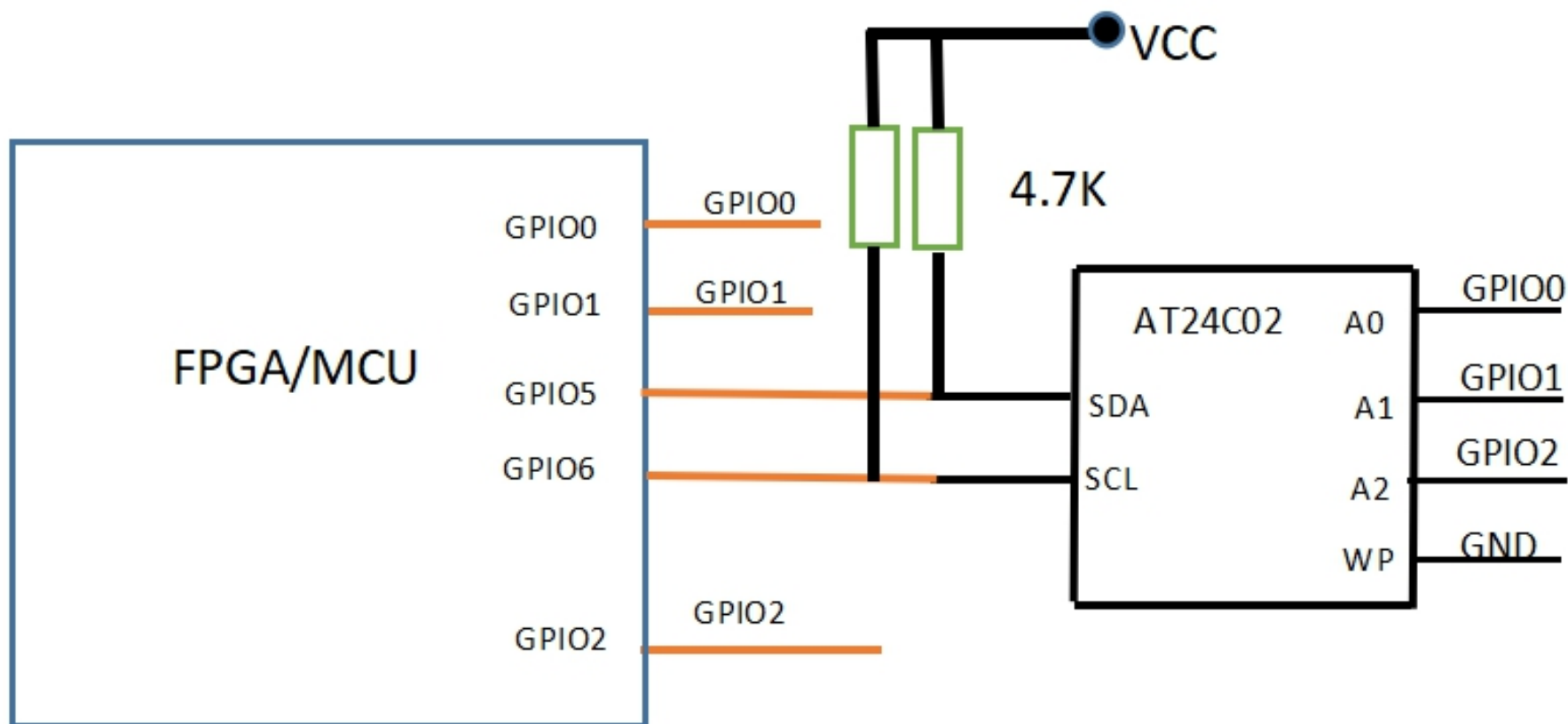


图3-4 I2C 串行EEPROM硬件连接

## 第三节 EEPROM的基本知识及其应用

0101, 0 00 0

- 3) I2C的地址用7位2进制数表示范围0-127. 因次一个I2C MASTER 总线可以连接120 SLAVE设备（有些地址分配给特殊指令使用如11111111已经分配给复位指令）。
- 4) 在外部总线连接时SDA与SCL都需要上拉电阻。

3. 图3-4 是标准的MCU与I2C接口的E2PROM的硬件电路设计结构，GPIO0-2用于选择串行EEPROM 的芯片，与I2C在读写命令中的地址匹配。因次可以实现多片EEPROM的扩展。本例中最多可以实现8片的扩展。例：

当选择的芯片是24C02时，A2,A1,A0根据芯片的硬件地址选择000-111。当芯片为24C04时，只有A2,A1可以编程，A0设为0。当芯片的型号为24C16时，A2,A1,A0都不可编程，设为000。

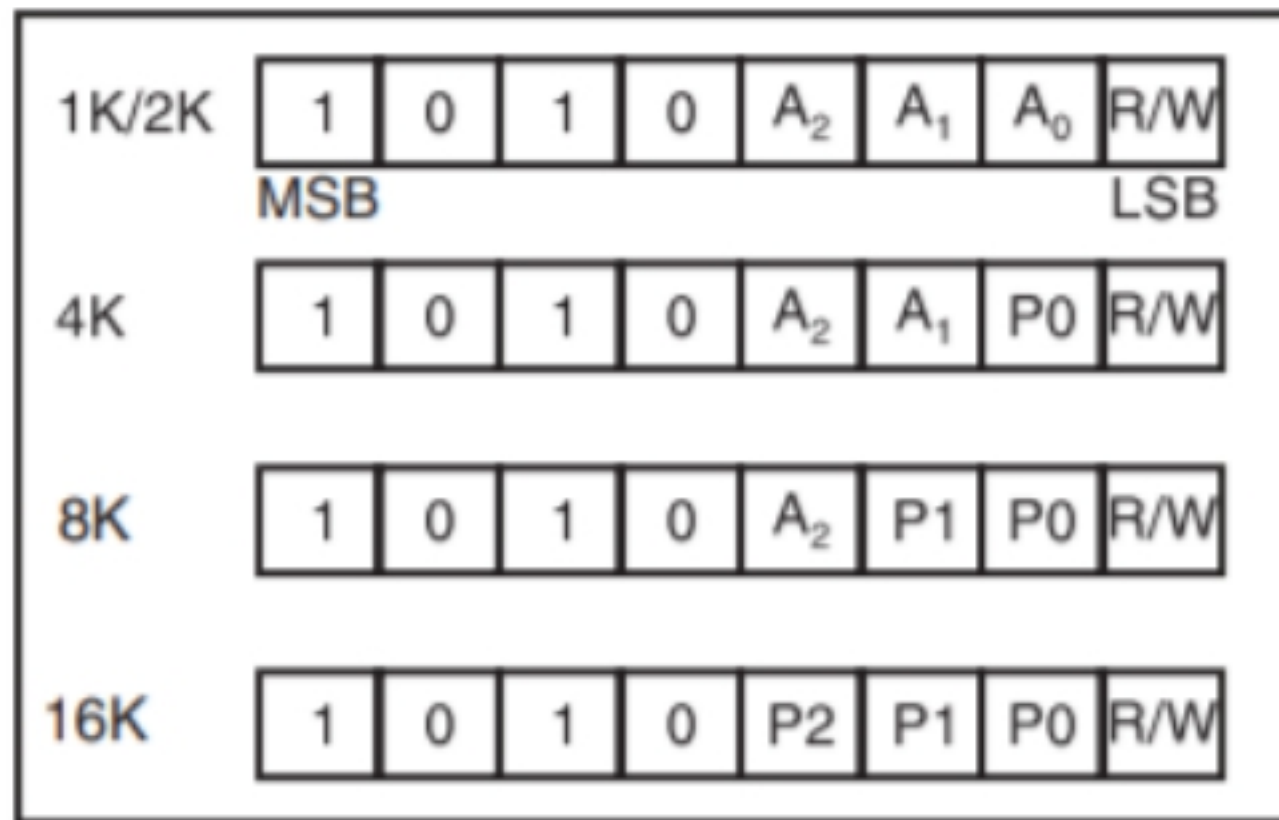


图3-5 芯片地址与I2C读写映射

## 第三节 EEPROM的基本知识及其应用

## 4. I2C EEPROM的写时序:

## 1) 遵循I2C总线协议:

- I. Start:在空闲 (IDLE) 状态 (SDA, SCL都为高电平), SDA由高到低转换。见图3-10
- II. 设备地址:I2C EEPROM的设备地址一般为0x50-0x57, 即101\_0000到101\_0111.
- III. 左移一位, 并在右边拼接读写控制形成一个8位的字节。如读为1010\_0001 (16进制A1), 写为1010\_0000 (A0)
- IV. I2C 的发送总是由高位到低位顺序进行
- V. 应答ACK (acknowledgement), 在应答之前SDA应置为高阻状态, 等待应答(低电平表示有应答)。并且应设置超时等待状态

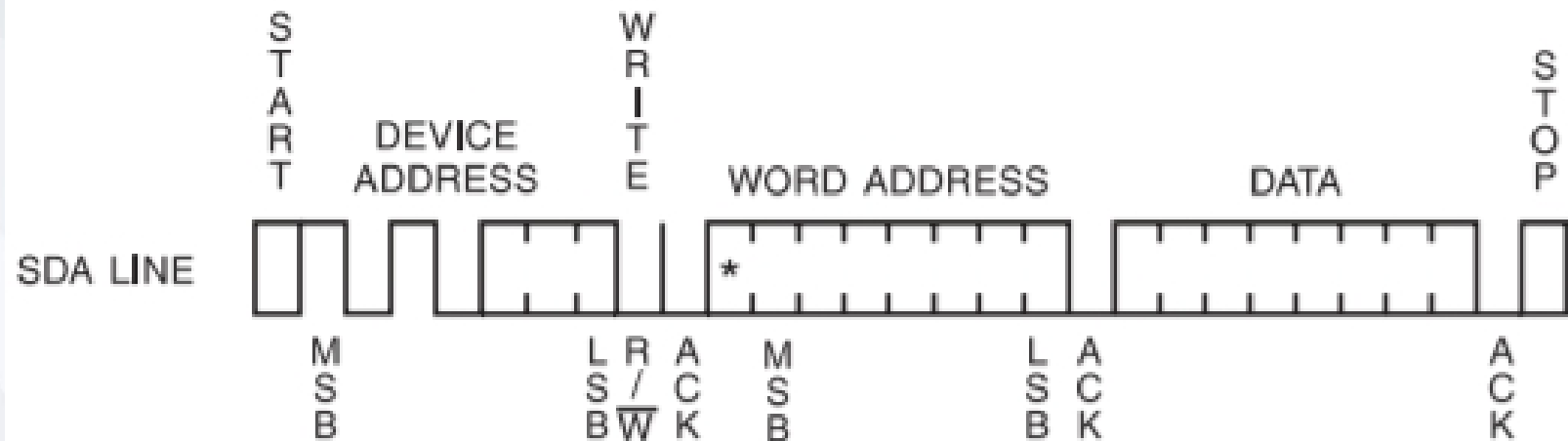


图3-6 I2C 串行EEPROM的字节写控制

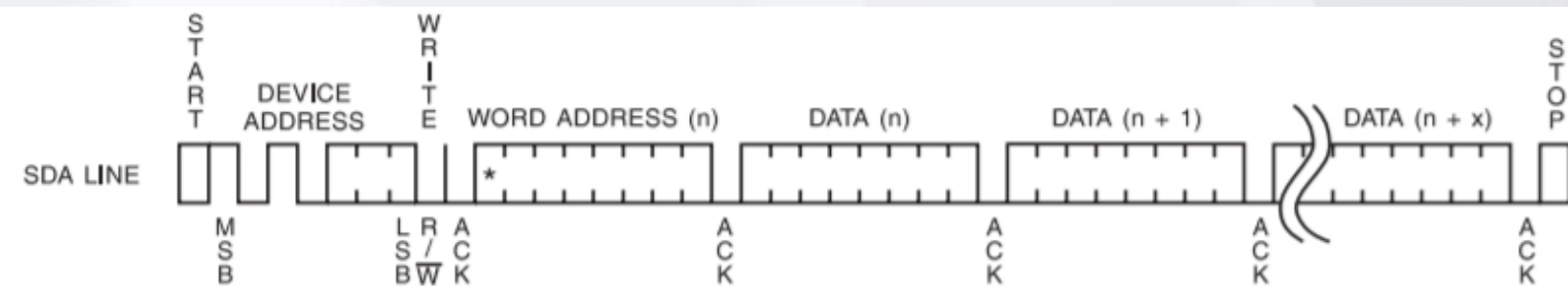


图3-7 I2C 串行EEPROM的页写控制

## 第三节 EEPROM的基本知识及其应用

## 4. I2C EEPROM的写时序:

## 2) 地址写入:

I. 根据不同的EEPROM的容量地址为8位或16位, 8位的寻址范围0-255共256字节, 地址写入从高到底。如 AT2401,2402,2404,2408,2416等。16位寻址范围0-65535, 最大可以到64K字节。更大容量的寻址如 AT24CM02, 将高位地址线放在芯片 (device)的命令码中。

II. 应答 (ACK), SDA设为高阻, 等待应答。

3) DATA, 根据命令中给定的读或写, 决定数据流向。数据写或读又分为字节读写和页读写两种。

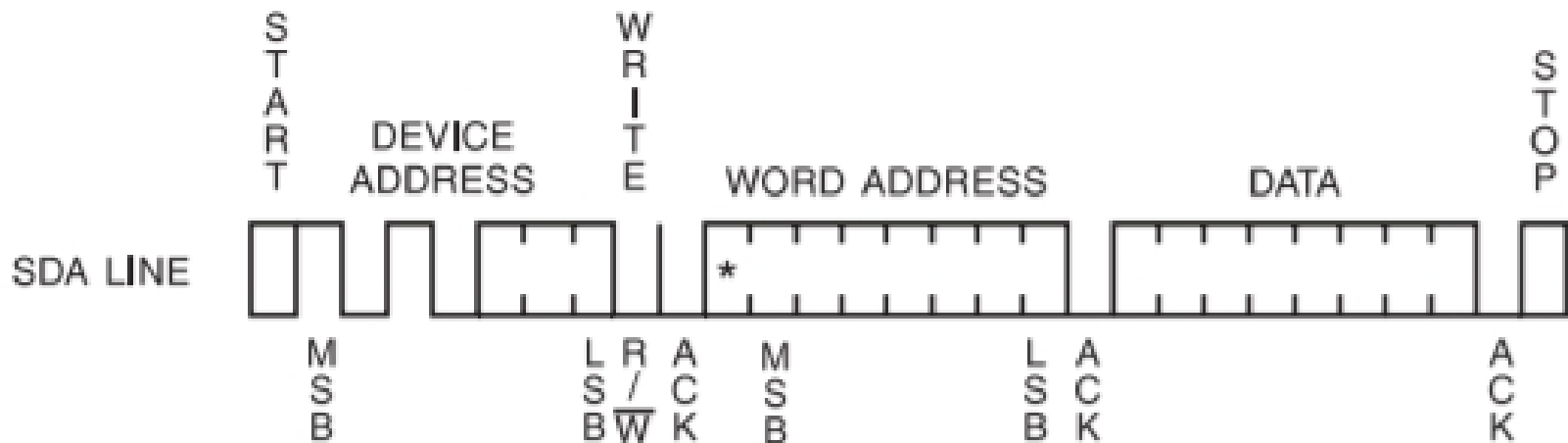


图3-9 I2C 串行EEPROM的字节写控制

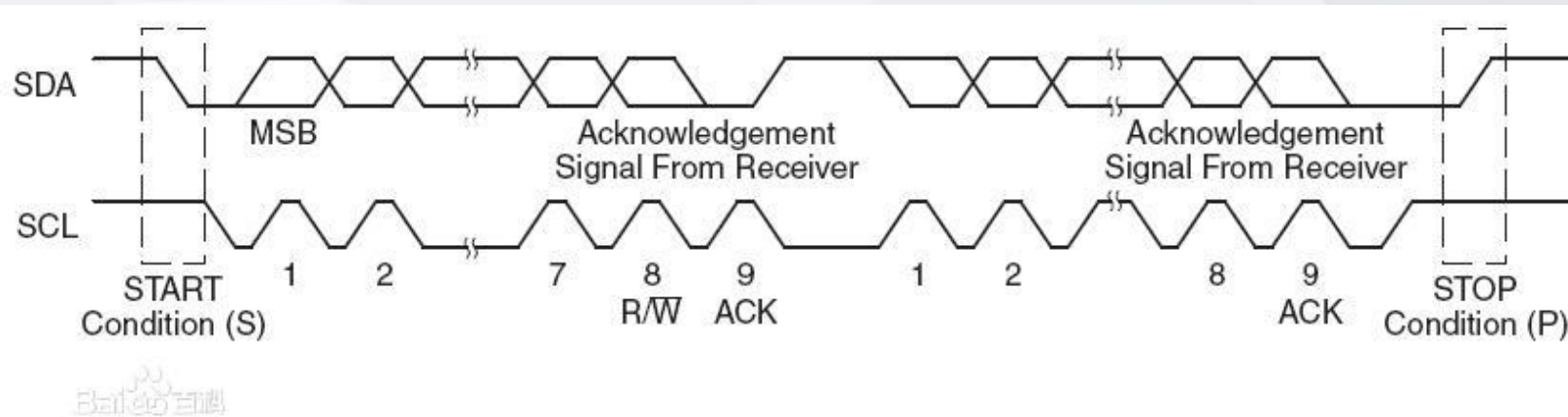


图3-10 I2C 串行EEPROM的读写时序

## 第三节 EEPROM的基本知识及其应用

## 4. I2C EEPROM的写时序:

- 4) 停止 (STOP), 在SCL为高电平的条件下, SDA由低到高, I2C 操作停止, 进入空闲状态 (IDLE)
- 5) WP提供芯片写保护, 在高电平时禁止芯片写入, 在低电平时开放写操作, 因此图3-4的电路中WP接地实现EEPROM正常的读写操作。在设计中也可以连接到MCU或FPGA的GPIO上实现可编程的写保护控制。
- 6) 特殊大容量AT24CM02 的扩展及地址寻址如图3-11, 图3-12所示。 如果使用该芯片, 建议仔细阅读该芯片的数据手册。

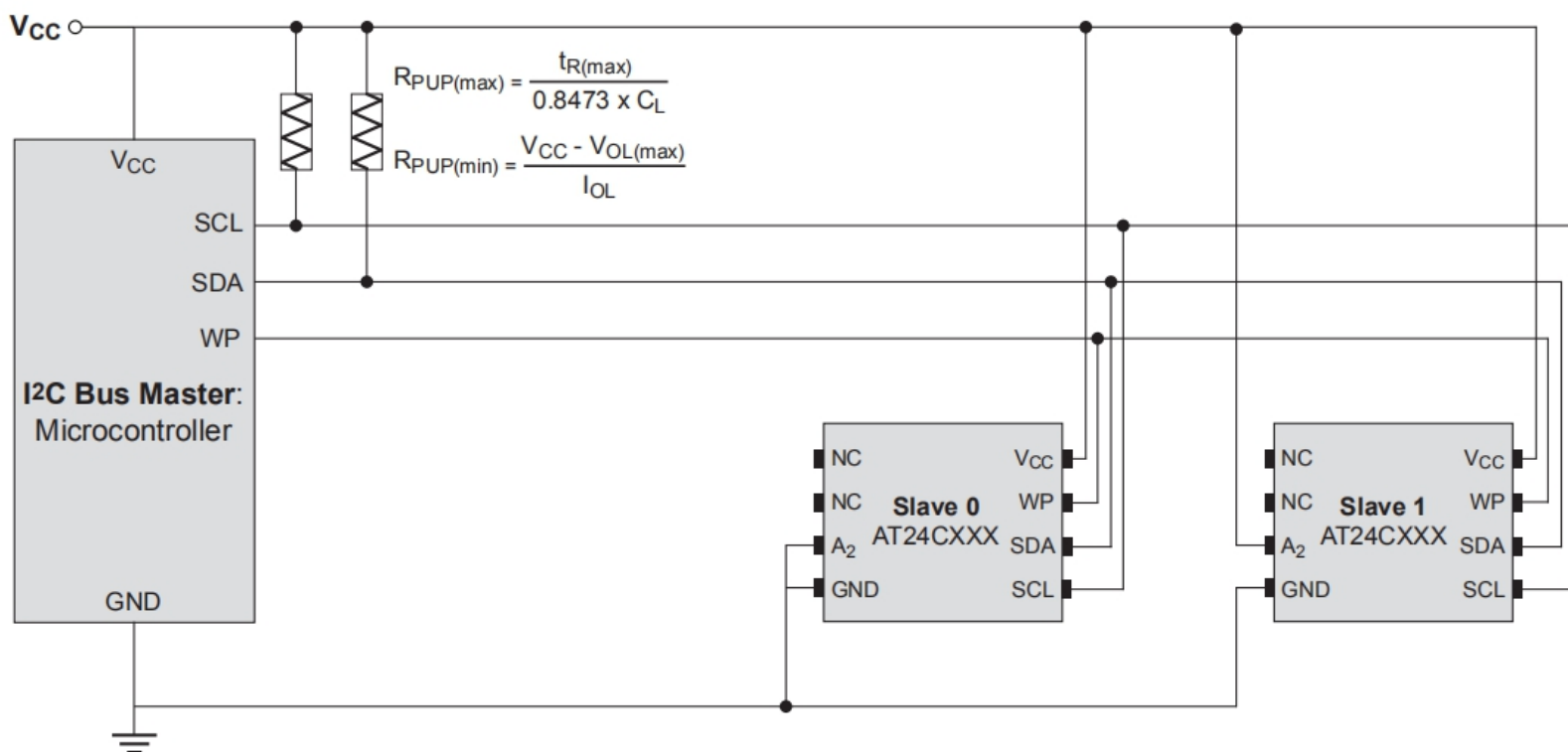


图3-11 I2C 串行EEPROM扩展示意图

| Package    | Device Type Identifier |       |       |       | Hardware Slave Address Bit | Most Significant Bits of the Word Address |       | R/W Select |
|------------|------------------------|-------|-------|-------|----------------------------|-------------------------------------------|-------|------------|
|            | Bit 7                  | Bit 6 | Bit 5 | Bit 4 | Bit 3                      | Bit 2                                     | Bit 1 | Bit 0      |
| SOIC,WLCSP | 1                      | 0     | 1     | 0     | A <sub>2</sub>             | A17                                       | A16   | R/W        |

图3-12 I2C 串行EEPROM AT24CM02 的地址编码

## 第三节 EEPROM的基本知识及其应用

## 4. I2C EEPROM的写时序:

## 7) 编程时间间隔:

I2C在写入时, 先把要编程的数据写到EEPROM内部的缓冲区, 当I2C的操作结束后才会真正实现EEPROM内部编程, 一般编程时间约为5ms. 因次前后两次编程时间间隔最低要保持5毫秒左右的时间。

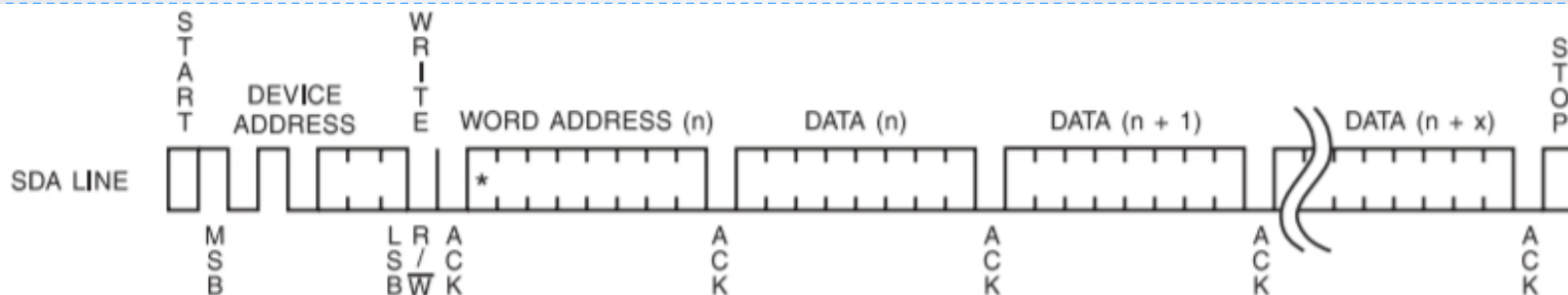


图3- 1 3 I2C 串行EEPROM的页写控制

## 8) 按页 (page)写:

由于两次编程时间间隔5ms左右, 严重影响了编程速度, 因次I2C结构的EEPROM, 提供了按页写入的方式。如图3-13, 当地址写入并正确应答后, 开始写入编程数据, 和按字节写入不同, 当一个字节写入完成后, 写操作并没有停止, 而是继续下一个字节的写入操作, 直到一页完成, 之后I2C进入IDLE状态, EEPROM启动内部编程, 大约也是5ms左右。页的大小有 8 字节, 16 字节, 32 字节, 64 字节 / 页几种。8 字节的页, 一次写入最多 8 个字节, 64 字节 / 页, 一次可以写入 64 个字节。由于采用页写入的方式, 大大提高串行EEPROM的编程速度。

## 第三节 EEPROM的基本知识及其应用

## 5. I2C EEPROM的读时序:

1) 当前地址读: 对当前地址进行操作不需要有写地址的操作, 给出读命令, 后紧跟就是当前地址对应的数据输出。如图: 3-14

2) 随机地址读: 由于随机地址读, 就要有一个写入地址的过程, 然后跟着读操作。如图: 3-15

无论当前地址读还是随机地址读, 在DATA之后的应答阶段只要MASTER (MCU或FPGA) 没有给出应答, 在延时一个bit的时间间隔后就退出读过程

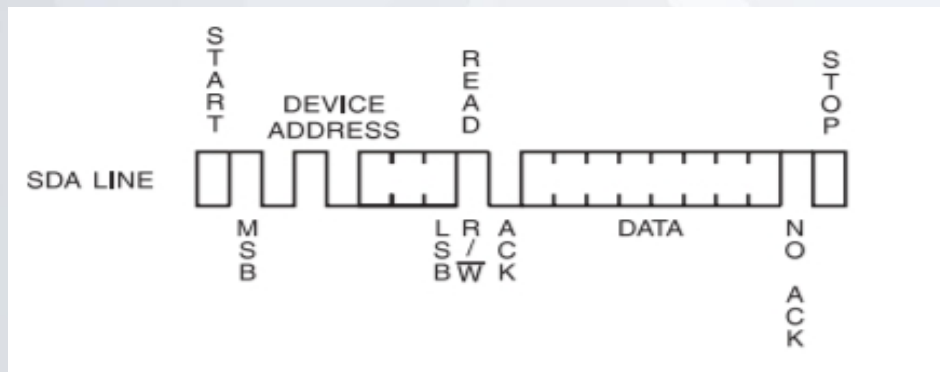


图3-14 I2C 串行EEPROM当前地址读

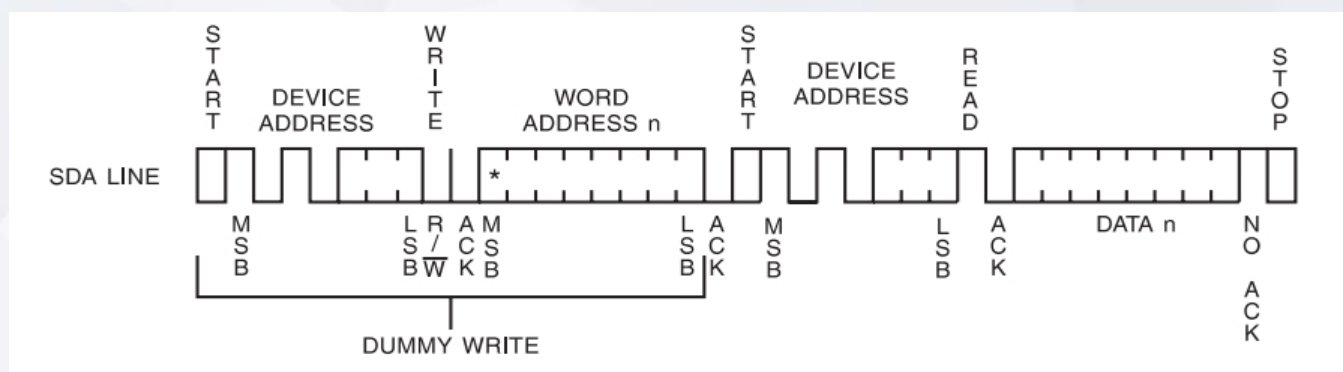


图3-15 I2C 串行EEPROM随机地址读

3) 顺序读: 无论当前地址读还是随机地址读, 在每个DATA n之后, MASTER给出应答, 就可以连续读下一个字节的数据 DATA n+1...., 在最后一个DATA读出之后的应答阶段MASTER没有给出低电平应答, 就会进入STOP, 停止读过程。如图3-16

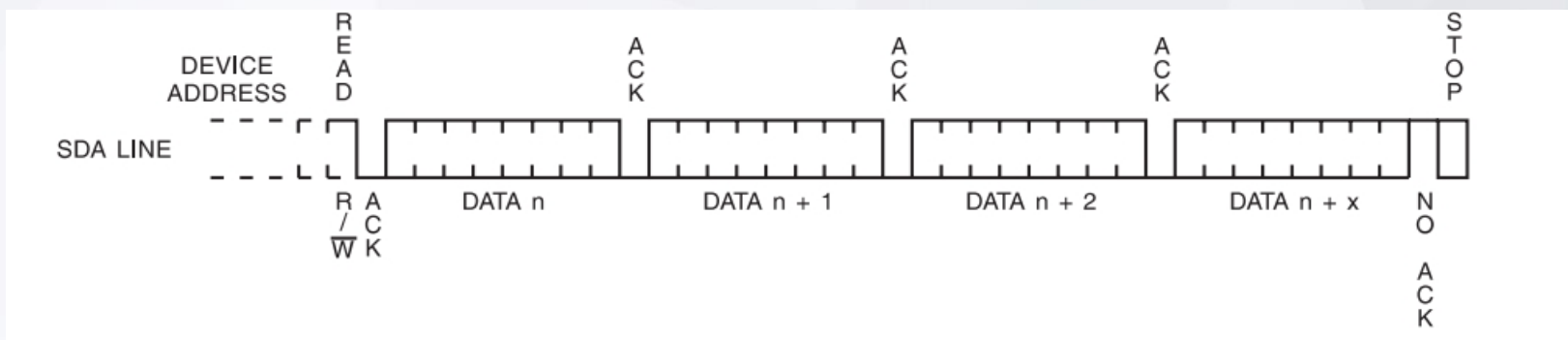


图3-16 I2C 串行EEPROM顺序读

## 第三节 EEPROM的基本知识及其应用

## 3.3 SPI接口的串行EEPROM

本节内容以Microchip的AT25040B 为例进行介绍，其它的SPI接口的串行EEPROM其结构和用法都是类似的，同学们在使用时注意读一下使用手册和注意事项即可。

## 1. 芯片的管脚定义与封装结构

1) 封装：如图3-17 所示有4种封装，硬件工程师和PCB layout需要注意正确选型和使用

2) 管脚定义：

$\overline{WP}$ ： $\overline{WP}$ 在为低时，整个芯片处于写保护状态。 $HOLD$ 一般和  $\overline{CS}$  配合使用，可以在读写期间隔离串行输入输出。在  $HOLD$  期间， $\overline{SDO}$ 为高阻状态，时钟信号与 $\overline{SDI}$ 都忽略。一般在设计电路时该脚直接接高电平。

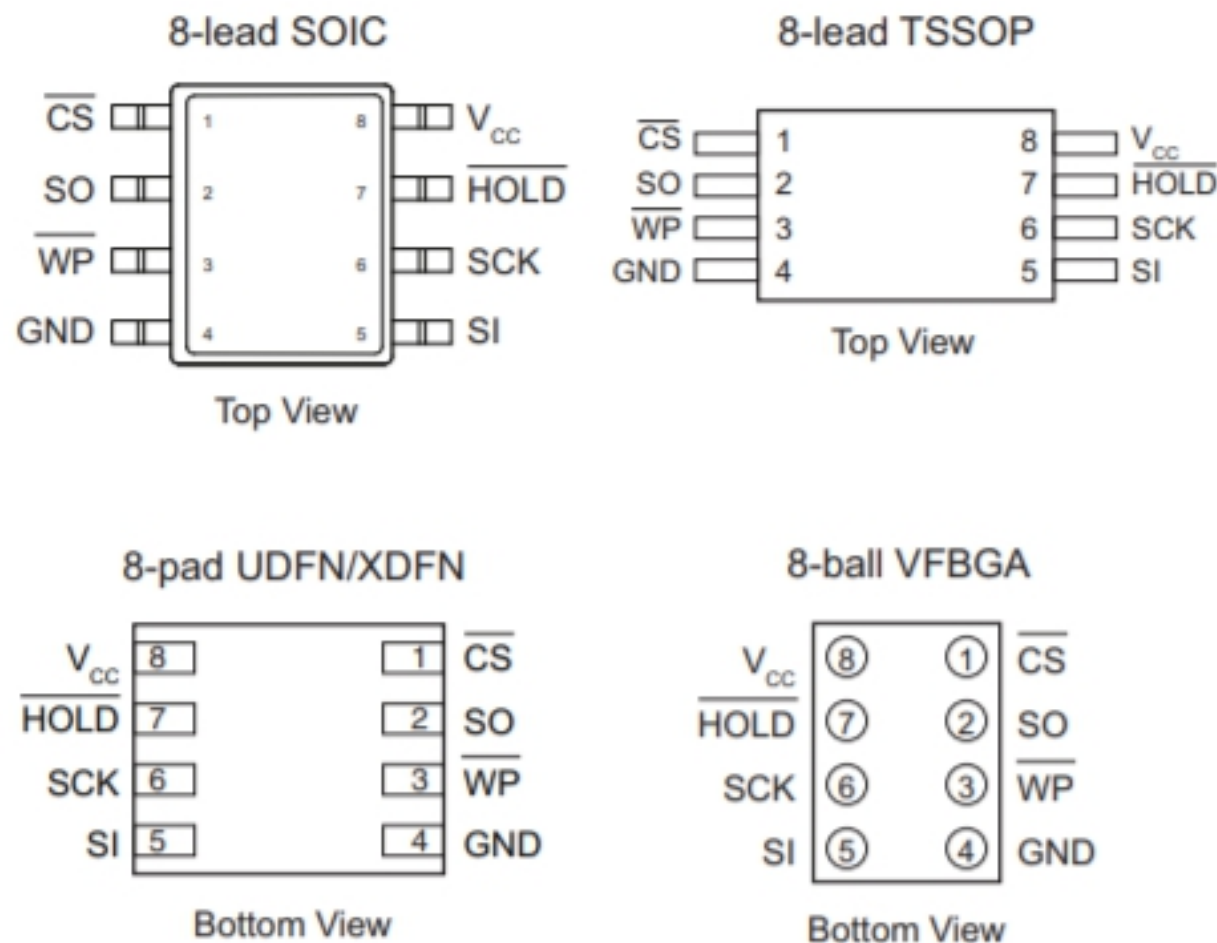


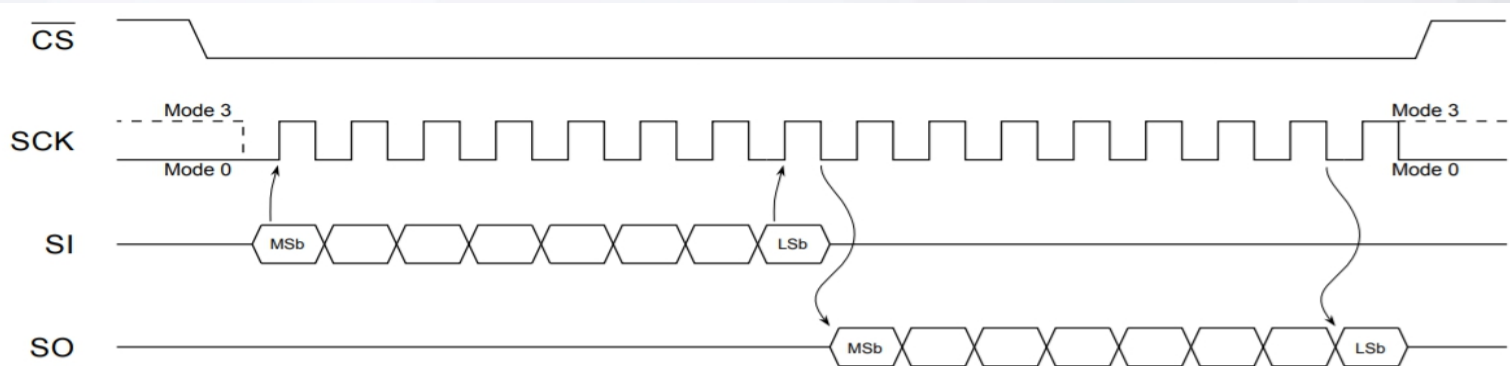
图 3 —17 SPI接口EEPROM（AT25010B）

第三节 EEPROM的基本知识及其应用

2. SPI接口EEPROM的特点:
- 1) 速度快, 相比较 I 2C 接口, SPI的速度一般在5M左右, 有的可以支持20M
  - 2) 并行: SI, SO输入、输出分离在写入的同时可以查看输出。
  - 3) 操作简单
  - 4) 在使用时需注意SPI 模式 (Mode), 一般在存储器的操作中采用 Mode0 或Mode3
  - 5) Mode0 与Model3的区别如右图所示,

| 管脚 (Pin Name)     | function              | 功能     | 备注    |
|-------------------|-----------------------|--------|-------|
| $\overline{CS}$   | Chip Select           | 片选     | 低电平有效 |
| SCK               | Serial Data Clock     | 串行时钟   |       |
| SI                | Serial Data input     | 串行数据输入 |       |
| SO                | Serial Data Output    | 串行数据输出 |       |
| GND               | Ground                | 地      |       |
| $\overline{WP}$   | Write Protect         | 写保护    | 低电平有效 |
| $\overline{HOLD}$ | Suspends Serial Input | 输入悬浮   | 输出高阻  |

表 3 — 1 SPI接口EEPROM引脚定义



## 第三节 EEPROM的基本知识及其应用

3. SPI 接口EEPROM内部结构如图3-17 所示, SI,  $\overline{CS}$ ,  $\overline{WP}$ , SCK 等信号译码, 进行数据的寻址与锁存。
4. 图3-19 显示了如何进行SPI EEPROM的多片扩展使用。Master一般是MCU或FPGA, SS0-3可以是专用的接口, 也可以是GPIO, 只要每次只有一位为低电平就可以正确选择对应的Slave芯片。

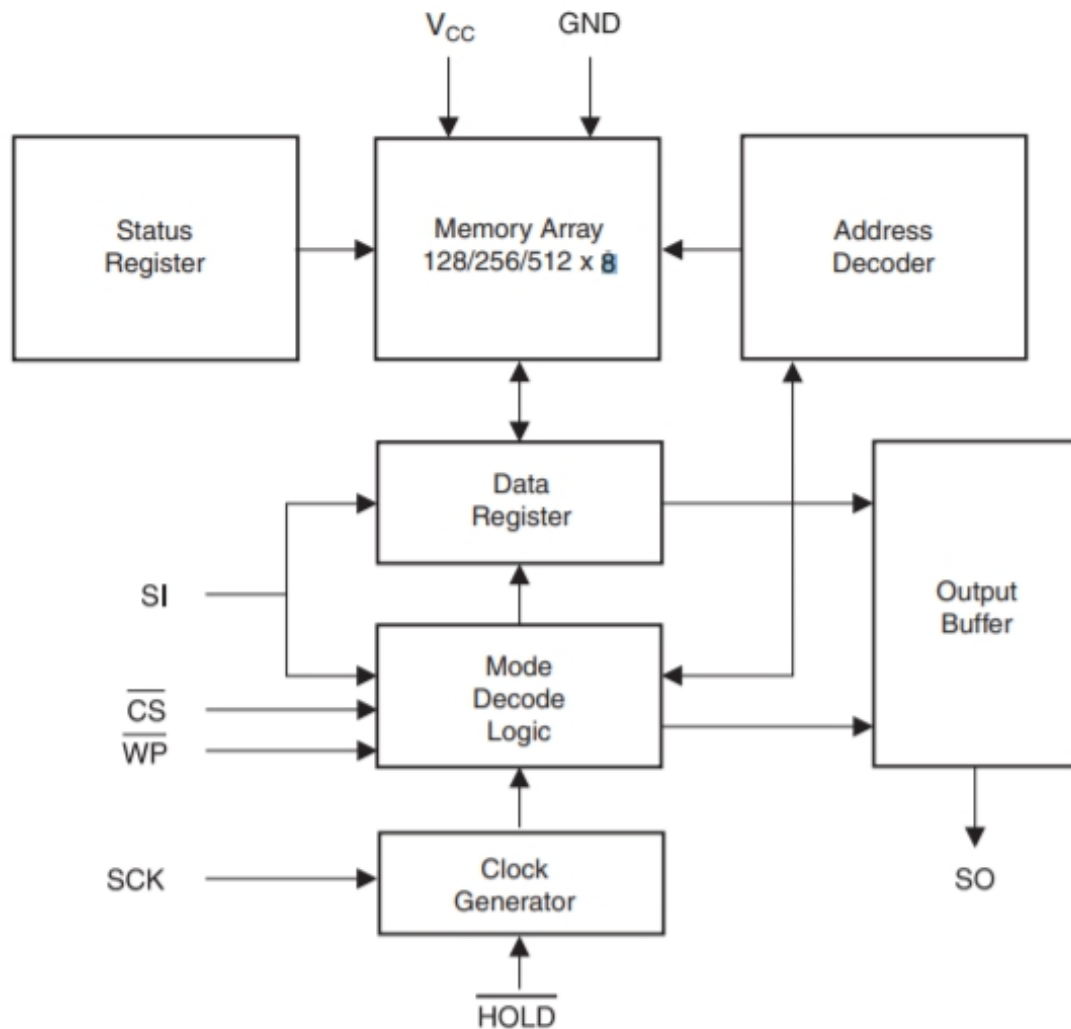


图 3-19 SPI串行EEPROM内部结构示意图

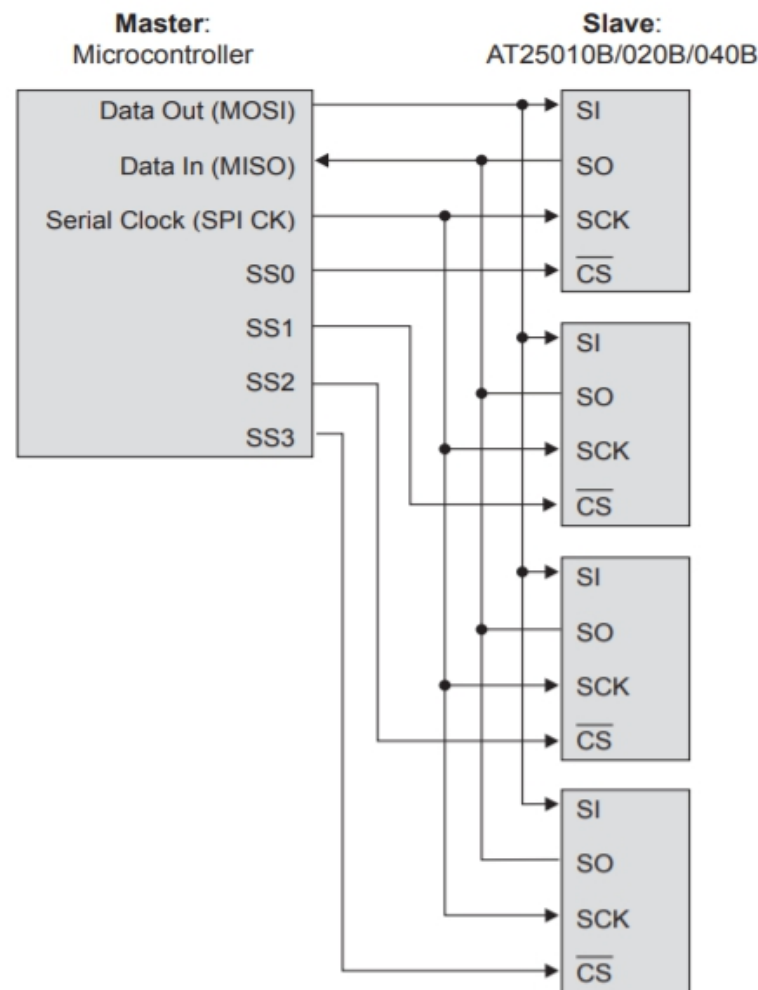


图 3-20 SPI串行EEPROM内部结构示意图

第三节 EEPROM的基本知识及其应用

5. SPI EEPROM的读写命令

1) 无关项：见表3-2，其中X为无关项，可以为0也可以为1。

2) 命令与状态：

SPI的命令对应4个状态（写数据，写状态寄存器，读数据，读状态寄存器），6条命令（写使能锁存，复位写使能，读状态寄存器，写状态寄存器，读数据，写数据），如要进行写操作，则处在写状态。此时可以进行写操作。但在进入写操作之前需要先通过写使能锁存命令，才能进入该状态。完成写操作之后通过复位写使能命令返回到IDLE状态。具体流程见状态图。

| 命令<br>Instruction<br>name | 命令格式<br>Instruction<br>format | operation                                          | 命令描述                    |
|---------------------------|-------------------------------|----------------------------------------------------|-------------------------|
| WREN                      | 0000X110                      | Write enable Set write enable latch                | 写使能锁存                   |
| WRDI                      | 0000X100                      | Write disable instruction Reset write enable latch | 复位写使能                   |
| RDSR                      | 0000X101                      | Read status Register                               | 读状态寄存器                  |
| WRSR                      | 0000X001                      | Write status register                              | 写状态寄存器                  |
| READ                      | 0000A011                      | Read data from memory array                        | 读数据A表示AT25040的第八位地址     |
| WRITE                     | 0000A010                      | Write data to memory array                         | 写数据A表示AT25040的第八位地址为0或1 |

表3-2 SPI串行EEPROM读写命令



## 第三节 EEPROM的基本知识及其应用

6. SPI EEPROM 读写命令  
状态图

- 1) 上电后处在WRDI状态
- 2) 在 $\overline{CS}$  为低电平的条件  
下根据命令进行状态转  
换\_\_
- 3) 在 $\overline{CS}$  由低到高时自动  
返回WRDI

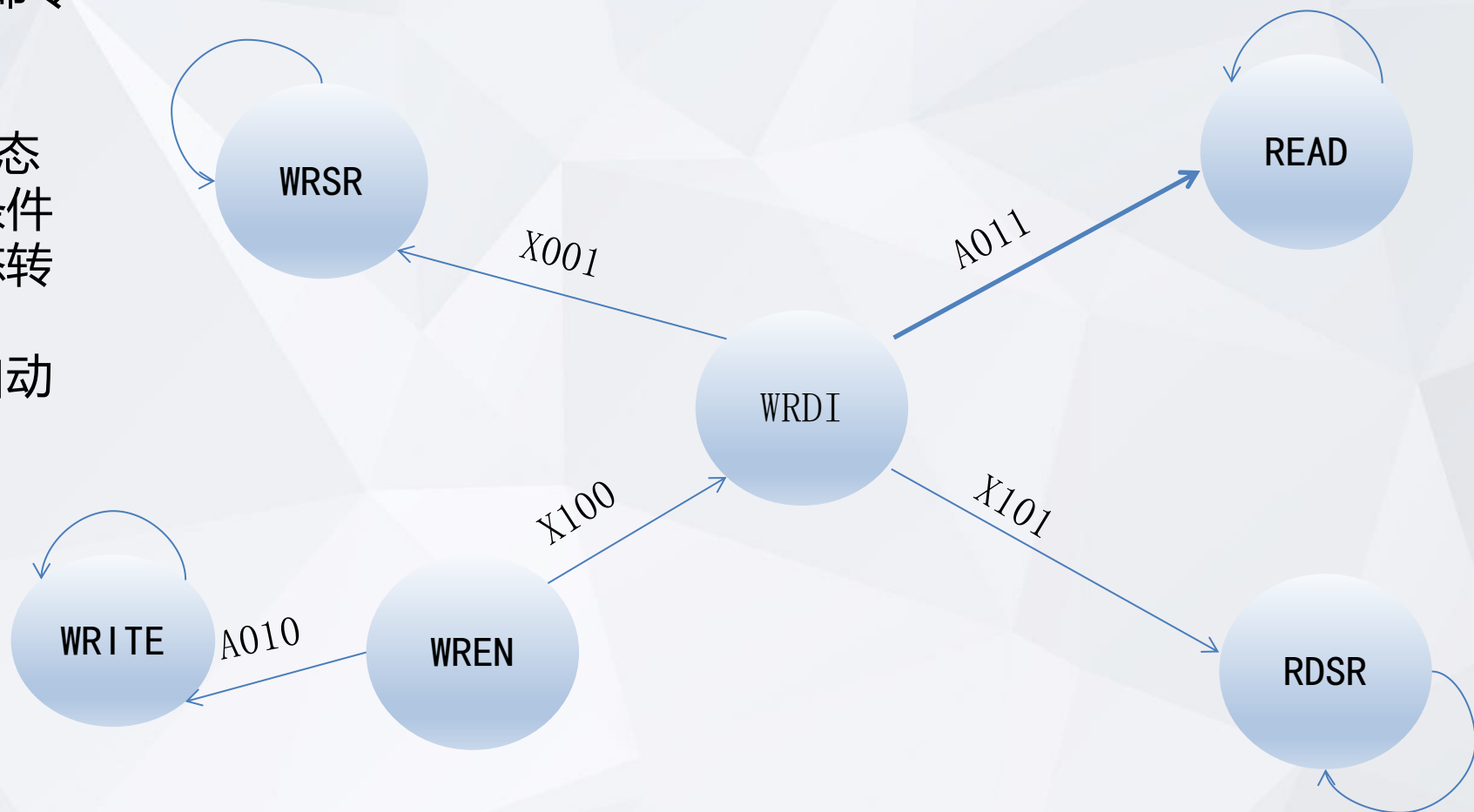


图 3-21 SPI串行EEPROM读写状态图

## 第三节 EEPROM的基本知识及其应用

## 7. SPI EEPROM读写时序

- 1) 读时序: 在  $\overline{CS}$  为低电平的条件, 写读命令, 写读地址, 读出数据, 地址会自动加1.

在  $\overline{CS}$  由低到高转变后自动返回WRDI状态, 如图3-22所示。

- 2) 字节写: 写命令, 写地址, 写数据 (单个字节), SCK保持低电平, 在  $\overline{CS}$  由低到高的触发下返回WRDI状态。如图3-23

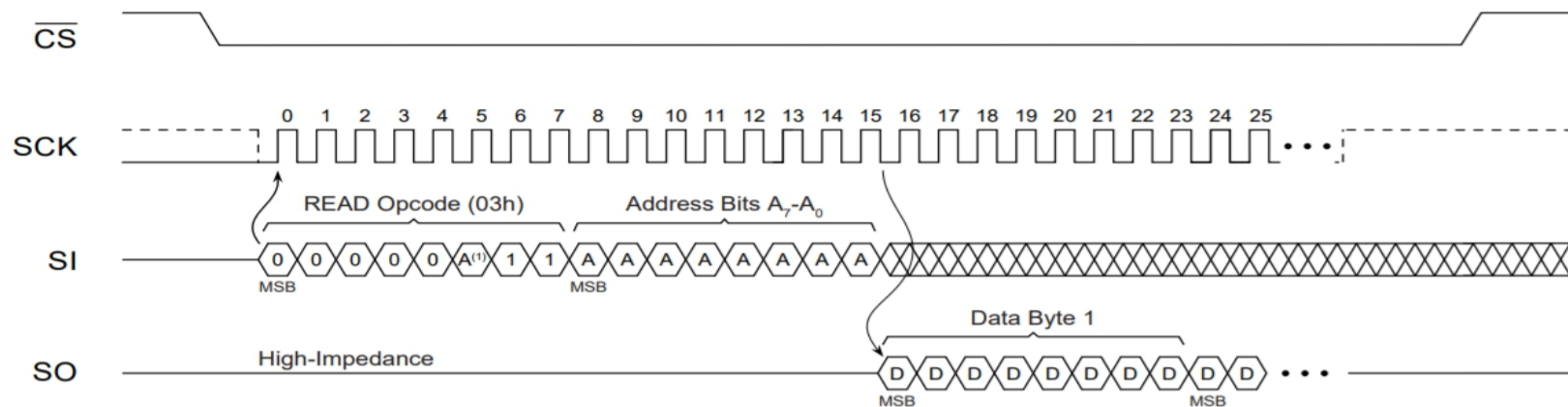


图 3-22 SPI串行EEPROM读数据时序图

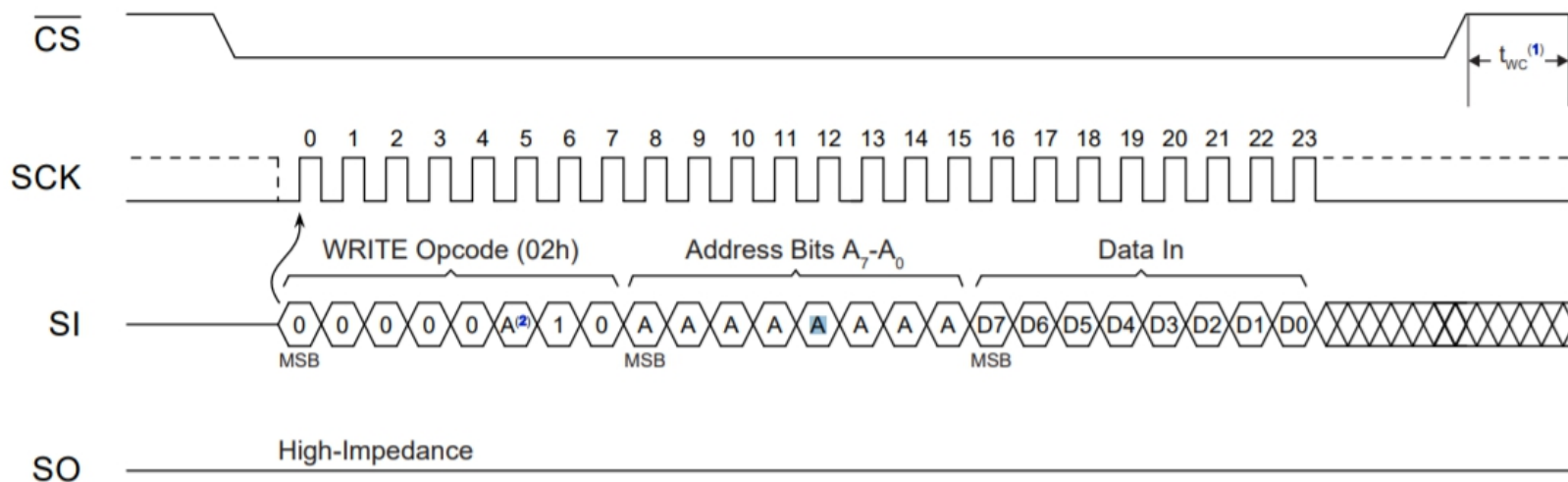


图 3-23 SPI串行EEPROM写字节时序图

## 第三节 EEPROM的基本知识及其应用

## 7. SPI EEPROM 读写时序

3) 页写操作, 如图3-24, 连续数据写入, 地址自动加1. 页写完成后自动启动自定时的编程过程, 时间为 $t_{wc}$ , 一般也是5ms左右。

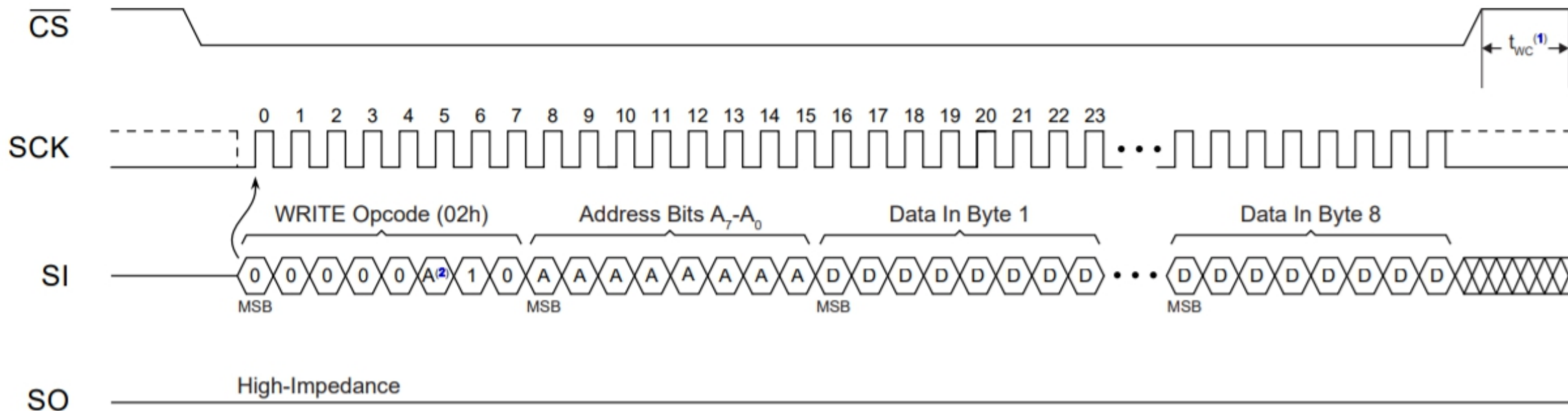


图 3-24 SPI串行EEPROM写字节时序图

**未来的你，一定会感谢今天拼命努力的自己！**

**THANK**

**YOU!**



官方网站: <http://www.icfusion.cn/>



淘宝店铺: <https://shop296232497.taobao.com/>

